

ナノテック（株）における PSII 法による DLC 薄膜の生成制御技術および DLC 膜物性解析の研究成果です。

独創的な考えに基づいた既存技術の新たな発展を求め、また産業界への貢献を念頭に、弊社最新の基本技術を発表させていただきます。以下研究は平成 9 年より平成 12 年の 4 年間に渡る研究の抜粋です。また弊社社長はこの研究により日本大学理工学部より学位（理学）を頂いております。基礎研究終了より 3 年経ち、現在弊社はこの研究を基にし、生産技術へ発展させております。以前弊社技術を用いて、十分な成果を得られなかったお客様、是非再度弊社最新技術をご活用ください。

ナノテックグループは DLC 加工および他薄膜、コーティング装置製造販売、PSII 電源製造販売、薄膜受託分析、薄膜測定機器販売を手がけており、お客様の技術相談ならび共同研究等にも十分に対応させて頂く所存です。

論文抜粋

負パルスバイアスを利用したイオンビーム蒸着法によって生成した ダイヤモンド状炭素膜の特性

キーワード: DLC, イオンビーム蒸着, PSII, 密着力, 硬度, 耐久性

Keywords: DLC, Ion plating, PSII, Adhesion, Hardness, Durability

1. まえがき

ダイヤモンド状炭素(Diamond-Like Carbon ; DLC)膜は超硬度、低摩擦係数、耐摩耗性、耐食性、耐凝着性などの特徴から電子部品、磁気記録媒体、光学レンズの保護膜、切削工具、刃物、金型への成膜など幅広い分野にわたって実用されている⁽¹⁾。炭素材料の代表的なものとして、グラファイト、ダイヤモンドが挙げられるが、その結合状態によって結晶構造が異なっている。これは炭素の電子が sp^3 混成軌道(ダイヤモンド)や sp^2 混成軌道(グラファイト)をとり得るためである。DLC は短距離秩序的には炭素間の結合が、このような sp^3 、 sp^2 の結合を持っていると考えられるが、マクロ的な見方をすればアモルファス状の構造を持っている⁽²⁾。また成膜プロセスの違いにより機械的特性は大きく変化し、用途に応じて広範囲で制御することができる。

成膜方法としては従来方法として物理的蒸着(Physical Vapor Deposition ; PVD)法、化学的気相成長(Cheical Vapor Deposition ; CVD)法があり、レーザ PVD 法のように成膜速度は速いが大面積の薄膜形成が難しい方法、RF プラズマ CVD 法のように成膜速度は比較的遅いが大面積の薄膜形成が可能なものなど、それぞれ特徴を備えている。著者等は成膜速度が比較的速く、大面積の薄膜形成が可能な PVD 法の一つであるイオンビーム蒸着(Ion Beam Plating)法⁽³⁾を用いた。さらに膜の基板に対する密着力を上げる手段としてプラズマソースイオン注入(Plasma Source Ion Implantation ; PSII)法^(4,5)の技術である基板に負パルスバイアスを印加する方法を取り入れた。しかし、基板印加電圧を従来の PSII 法は数十 kV であるが我々は数 kV とした⁽⁶⁾。この理由については密着力を向上させる目的としては数 kV で充分であることと、印加電圧を過大にすると DLC 膜

自身の構造を破壊してしまう恐れがあるためである。また、PSII法はプラズマ源にRF放電を用いていることが多いが、著者は直流イオンソースを用いた。これによりプラズマのエネルギー分布関数が鋭くなり目的のエネルギー (sp^3 、 sp^2 結合を生成するためのエネルギー)のみを発生させることが期待できる。この方法を我々は特に負パルスバイアスイオンビーム蒸着(Negative pulse Biased Ion Beam Plating)法と呼んでいる。

本稿では、負パルスバイアスイオンビーム蒸着法によってDLCを成膜する際に直流イオンソースのアノード電圧、基板に印加する負パルスバイアスを変化させ、膜の化学結合状態をラマン分光法、XPS、EELSなどで測定し、精密金型の保護膜を目的とし、耐摩耗性に優れたDLC成膜方法を検討した。

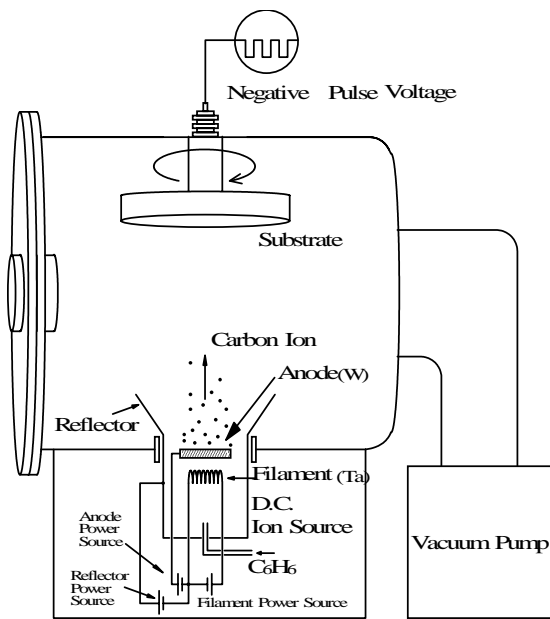


図1 負パルスバイアスイオンビーム蒸着装置
Fig.1. Pulse Biased Ion Plating System

実験2. 装置と方法

図1にイオンビーム蒸着装置(ナノテック社製; NANOCOAT500-NSP)の概略図を示す。作動ガスはベンゼン(C_6H_6)で流量20 sccm、気圧 1.3×10^{-2} Paになるようにしている。チャンパー内はロータリーポンプ及び分子ポンプによって常に排気されるようになっている。プラズマ発生源を直流イオンソースとし、基板に負パルスバイアスを印加する。直流イオンソースはフィラメント(材質; Ta)、アノード(材質; W)、リフレクター(材質; Mo)で構成されている。基板ホルダーは200 mm、材質sus304で、表面に物性測定用としてシリコンウエハー $25 \text{ mm} \times 25 \text{ mm}$ (N型 $= 5 \cdot \text{cm} \text{ d}=625 \mu\text{m}$)の(100)面を表として10個、機械的特性測定用としてハイス鋼(材質; SKD51) $10 \text{ mm} \times 10 \text{ mm}$ を5個取り付け付けた。基板バイアスの周波数は2 kHz、Duty比は5~30%とする。この条件において、イオンソースの

アノード電圧を60~100 V、負パルスバイアスを1.0~2.5 kVに変化させその状態でシリコン基板に1時間成膜する。成膜した基板について機械的特性はスクラッチ法(CSEM社製 REVETEST)、ボールオンディスク法(CSEM社製 TRIBOMETER)、オーグエ電子分析(Auger Electron Spectroscopy; AES, ULVAC PHI社製 PHI-660型)、ダイナミック超微小硬さ試験機(CSEM社製 NHT)、物性的特性は顕微ラマン分光法(Raman Spectroscopy, RENISHAW社製 RAMASCOPE SYSTEM2000)、X線光電子分光分析法(X-ray Photoelectron Spectroscopy; XPS, 島津製作所製 ESCA-850)、電子線エネルギー損失分光法(Electron Energy Loss Spectroscopy; EELS, GATAN社製 666PEELS)、透過型電子顕微鏡(Transmission Electron Microscope; TEM, 日立製作所製 HF-2000)で評価し、膜厚については二干渉顕微鏡(ニコン社製 OPTIPHOT)を用いて測定した。

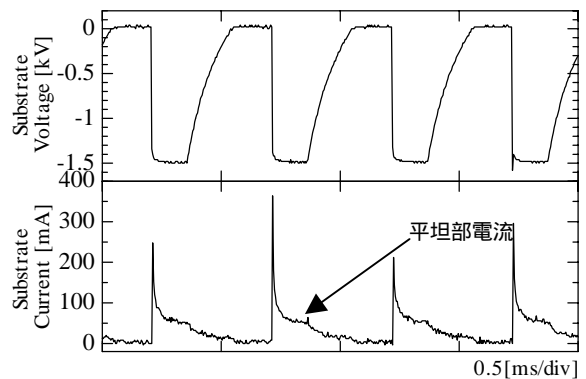


図2 負パルスバイアスの電圧・電流波形
Fig.2. Measurement of negative pulse voltage and current.

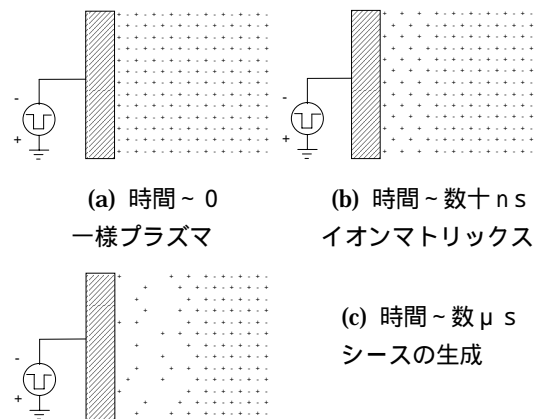


図3 シース生成モデル
Fig.3. Model of Plasma Sheath

3. 実験結果と検討

<3.1> プロセス特性 図2に負パルスバイアス電圧に対する電流波形を示す。基板電圧が印加された瞬間に電流が

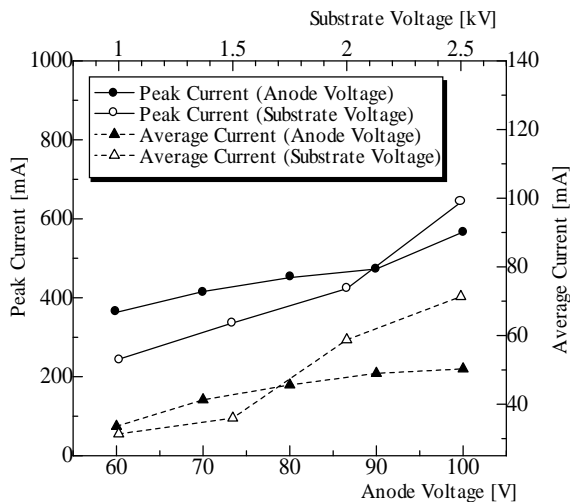


図4 基板ピーク電流・平均電流の依存性

Fig.4. The anode and substrate voltage dependency of peak and average current.

ピーク値を示し、その直後と電圧印加終了と共に緩和特性を示している。図3にシース生成モデルを示す。(7) (a)プラズマ中に配置された試料に負の高電圧パルスが印加されたとき。(b)電子とイオンの質量差から電子は試料から急激に遠ざかり、プラズマと試料の間には取り残されたイオンのみが存在するイオンシースが形成される。初期に形成されるイオンマトリックスシース中のイオンは試料に向かって加速され、イオンシースエッジが試料から離れると同時にシース内にプラズマよりイオンが引き込まれる。イオンが引き込まれる過程においてピーク電流が形成される。ここでイオンのエネルギー分布と負パルスバイアスあたりのイオンフラックス量がプロセスのパラメータとして重要である。(c)ある時間を経過すると定常的な状態となりチャイルドラングミュラー則が確立され、シースの存在がイオン注入を阻害する。また、電圧印加の終了と共にシースエッジは緩和特性を示しながら試料表面に戻ってくる。パルスバイアスの場合、シース

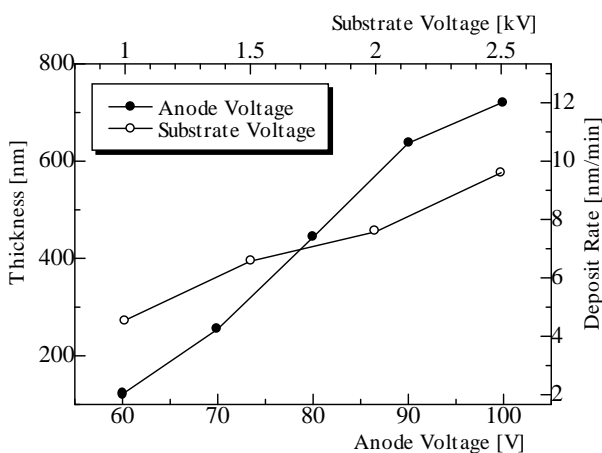


図5 二光束干渉計による膜厚測定結果

Fig.5. The anode and substrate voltage dependency of thickness and deposit rate.

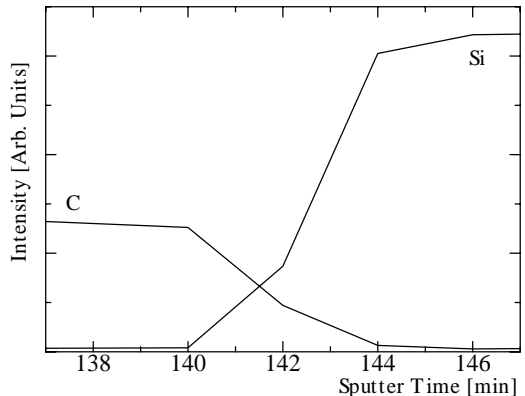


図6 オージェ電子分析結果

Fig.6. Result of Auger Electron Spectroscopy.

の発生、消滅が繰り返されるために直流に比べてイオン注入効果は高い。

各成膜条件の基板ピーク電流・平均電流特性を図4に示す。ピーク電流は電流波形のピーク24周期分の平均値、平均電流は波形24周期(12ms)の平均値をとっている。この結果からアノード電圧、基板電圧を上昇させるとピーク値、平均値共に増加する傾向にあり、イオン打ち込み効果が促進されていると思われる。また、直流基板電圧時、基板電流はパルスピーク電流の終了時後の平坦部電流(図2)に等しい。

図5に二光束干渉顕微鏡による膜厚の測定結果を示す。この結果からアノード電圧、基板電圧共に上昇させると膜厚は厚くなる傾向にあった。成膜速度はアノード電圧100Vの時が最速で12nm/minであった。

表1 DLC膜の機械的特性

Table.1. Mechanical Property of DLC Films.

	DC	Pulse
密着力 [N]	30	81
摩擦係数	0.07	0.13
摩耗寿命時間 [min]	11	933
傾斜層 [nm]	4	16
硬度 [GPa]	27	21

<3.2> 機械的特性 表1にアノード電圧60V、バイアス電圧1.5kVとし、基板に直流バイアスを印加する従来のイオンビーム蒸着法で作成した試料、負パルスバイアスイオンビーム蒸着法(Duty; 30%)により成膜した試料のスクラッチ法(試料材質;ハイス鋼、膜厚;0.5μm)ボールオンディスク法(試料材質;Si、膜厚;0.5μm、ボール材質;SiC 荷重10N、周速;10cm/s、半径5mm)による密着力と摩擦摩耗比較試験の結果を示す。摩耗寿命とは試料表面が露出し摩擦係数の急激な上昇が確認されるまでの時間である。直流バイアスによるイオンビーム蒸着法に対して負パルスバイアスイオンビーム蒸着法において作成した試料は密着力が約2.7倍である。ここで摩擦係数が約1.8倍に大きくなっているにもかかわらず、ボールオンディスク法による試料表面が露出する寿命時間が約85倍にも長くなって

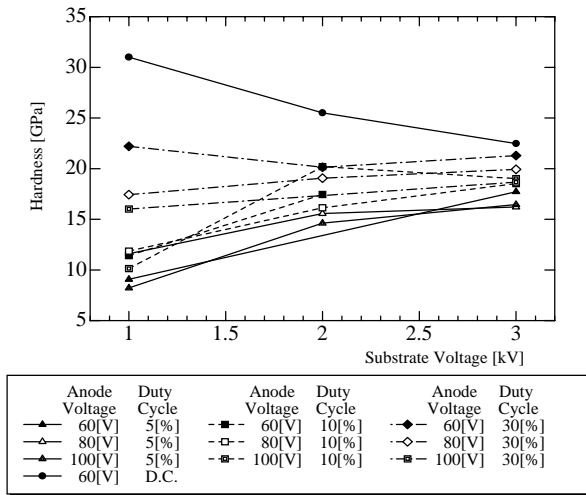
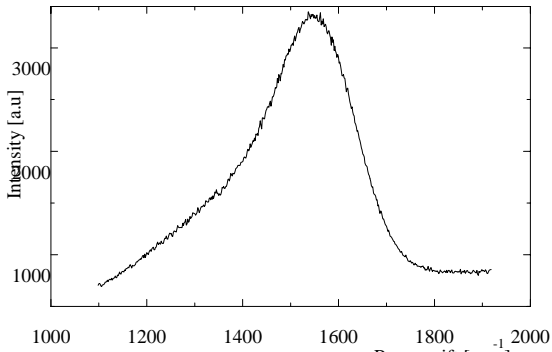
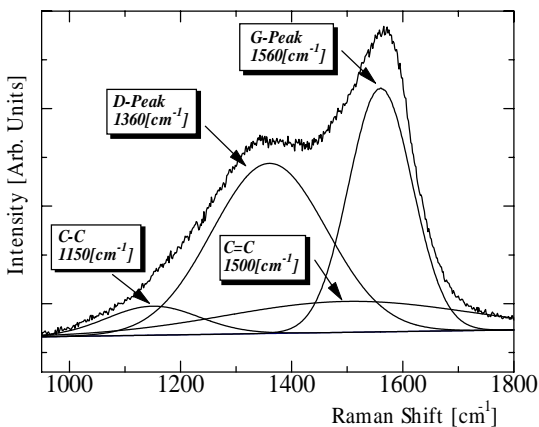


図7 基板電圧に対する硬度依存性

Fig.7. The substrate voltage dependency of hardness



(a) 直流バイアス DLC 膜のラマン分光波形
(a) Raman spectrum of D.C. bias DLC film



(b) パルスバイアス DLC 膜のラマン分光波形
(b) Raman spectrum of pulse bias DLC film

図8 ラマン分光測定結果

Fig.8. Raman spectrum of DLC film

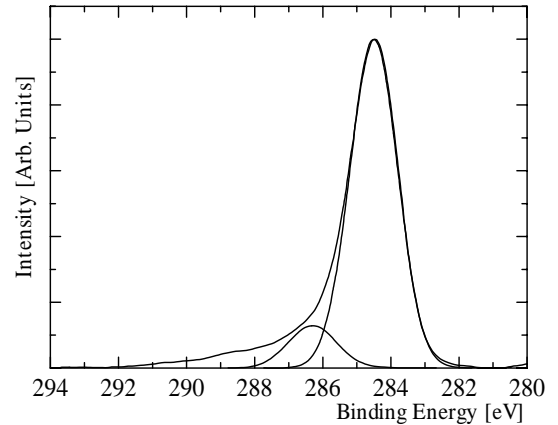
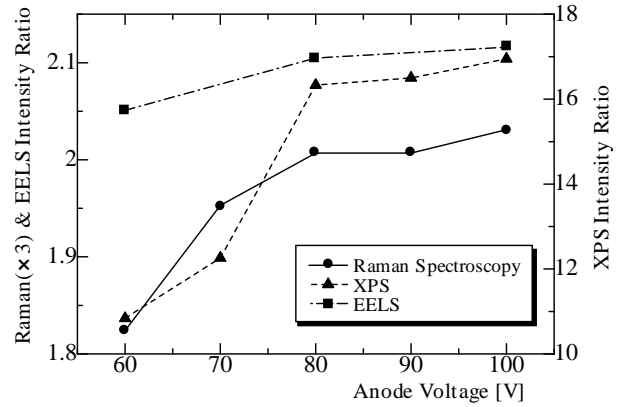
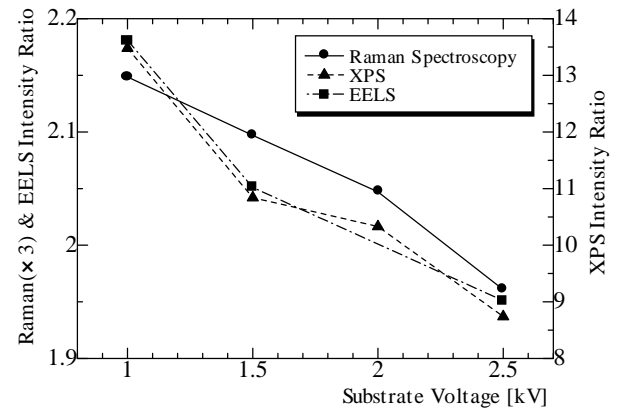


図9 XPS 測定結果

Fig.9. X-ray photoelectron spectrum of DLC film.



(a) アノード電圧特性



(b) 基板電圧特性

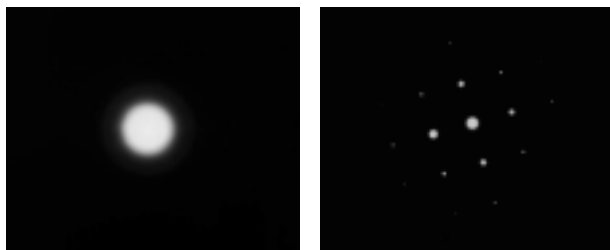
図10 ラマン分光、XPS、EELS 強度比

Fig.10. The anode and substrate voltage dependency of Raman spectrum, XPS and EELS intensity ratio.

いる。この原因は、直流バイアス法で生成した DLC 膜の摩耗による試料表面の露出だけでなく、DLC 膜の試料からの剥離により試料の表面露出が生じていると考える。つまりボールオンディスク法では数値的には耐摩耗性が向上されたように見えるが、この結果は耐摩耗性の向上ではなく、DLC 膜の密着力向上による耐久性の向上だと考えられる。

図 6 は負パルスバイアスイオンビーム蒸着法において作成した試料（試料材質；Si、膜厚；0.5 μm、スパッタレート；4 nm/min）のオージェ電子分析結果であり、シリコン基板に炭素が注入されている傾斜層の厚さを測定した結果である。直流バイアス時に比べパルスバイアス時は4倍と深い傾斜層が形成されており、この傾斜層により密着力が向上したと考えられる。なお、傾斜層の厚さは膜厚をSEMにより観察した結果と比較して求めている。

図 7 に直流バイアスとパルスバイアスにより成膜した試料をダイナミック超微小硬さ試験機（荷重；1 g、深さ；180 nm）により測定した結果を示す。直流時は基板電圧に対して減少特性を示す。パルスバイアスの Duty 比および電圧の増加に伴い直流バイアス時の硬度に近づく傾向を示してくる。パルス方式と直流バイアス方式を併用することで、硬度を幅広く（8~31Gpa）制御できることが期待できる。



(a) 薄膜表層部 (b) 薄膜・基板境界部

(a) Surface of thin film

(b) Thin film at the border of substrate

図 10 TEM による電子線回折像

Fig.10. TEM diffraction patterns of DLC films.

<3.3>物性的特性 図 8(a)に直流バイアス DLC 膜のラマン分光波形を示す。(b)にパルスバイアス DLC 膜のラマン分光波形を示す。直流 DLC 膜には一山の特徴的なブロードなピークが得られ、パルス DLC 膜は二山化したブロードな波形が得られる。この波形を4成分分離法⁽⁸⁾により、崩れた(Disordered)グラファイトに起因する 1360 cm⁻¹の D ピーク、グラファイト構造に起因する 1560 cm⁻¹の G ピーク、C-C 一重結合に起因する 1150 cm⁻¹、C=C 二重結合に起因する 1500 cm⁻¹のピークに分離し、D ピークと G ピークの強度比（面積比率） $I_{D/G}$ を算出した。パルスで成膜した DLC 膜のラマン分光結果は、直流で成膜した DLC 膜のラマン分光結果に比べ D ピークが高くなっているために二山化する。

図 9 にパルスバイアス DLC 膜を XPS で C1s スペクトル（結合エネルギー： $E_b=280 \sim 294$ eV）について測定した結果の一例を示す。図 10 にパルスバイアス DLC 膜の $I_{D/G}$ のアノード電圧および基板電圧による依存性を、ラマン分光、XPS および EELS で測定した結果を示す。ラマン強度比はアノード電圧特性については増加から飽和傾向、基板電圧特性については減少傾向となった。この D ピークは DLC 膜のような長距離秩序の損失ばかりでなく、sp³炭素原子と結合することによって生じるグラファイト層構造の結合角不整

にも起因している。また XPS の測定結果より sp³混成軌道に特徴的な 285.6 eV のピークと sp²混成軌道に特徴的な 284.5 eV のピークが見らる。これも波形分離し sp³/sp² ピーク強度比として図 10 に示した。これについてもラマン強度比と同じくアノード電圧特性においては増加、飽和傾向、基板電圧特性については減少傾向となった。

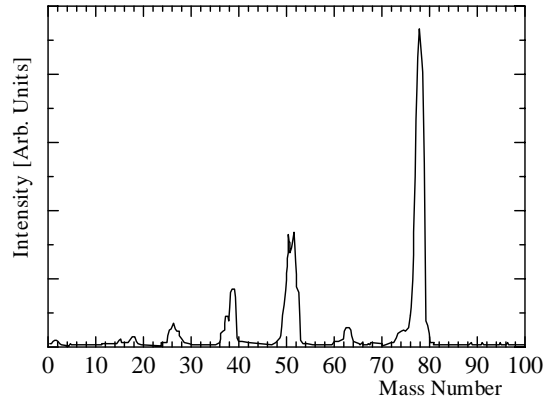


図 11 Q - MASS 測定結果

Fig.11. Quadrupole mass spectrum of DC ion source plasma.

DLC の TEM による電子線回折像について図 10(a)は薄膜表層部、(b)は薄膜と Si 基板の境界付近の結果を示す。表層部については非晶質を示唆するハローな回折像が得られたが、境界部については結晶性の高い回折像が確認された。この回折像から求めた結晶面間隔は立方晶の(200)面で 0.201 nm であり、ダイヤモンドの(200)面の面間隔 0.1783 nm より約 13%大きく、SiC(200)面の面間隔 0.218 nm より約 8%小さかった。この結果から成膜された DLC は非晶質部、単結晶部の 2 層もしくは 2 層以上の積層構造をとっていることが考えられる。プラズマ中において C₆H₆ からイオン化された炭素は図 11 の四重極型質量分析計(Quadrupole Mass Spectrometer ; Q-Mass, 日電アネルバ社製 AQA-100R)で測定したマススペクトルより、軽いイオンから比較的重いイ

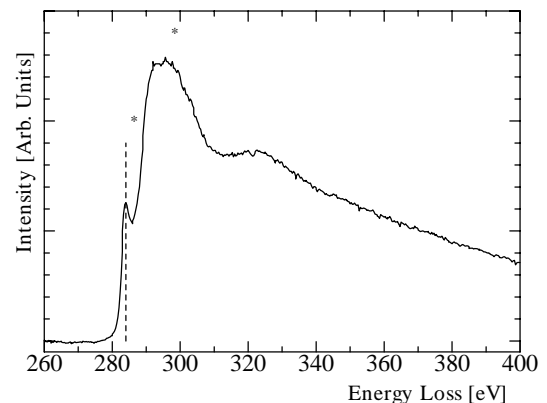


図 12 炭素 K 端における EELS スペクトル

Fig.12. Electron energy loss spectrum of DLC film.

オンまで分布をもって存在している。この中で、軽いイオンについてはシリコン基板付近まで注入し単結晶部を構成するが、重いイオンは注入まで至らずに薄膜表面に蒸着して非晶質部を構成しているものと思われる。

基板電圧非晶質部の EELS 測定結果について炭素 K 殻コアロススペクトルを図 12 に示す。このスペクトルにおいて 284 eV に微小なピークが存在し、290 ~ 300 eV 付近にブロードなピークが確認された。284 eV 付近に見られるピーク（*ピーク）は炭素 1s 軌道の電子の空混成軌道への遷移によるエネルギー損失であり、結合をもつ炭素原子が存在することを示す。一方、290 eV 付近に見られるピーク（*ピーク）は炭素の 1s 軌道から空混成軌道への遷移によるエネルギー損失である。また、290 ~ 380 eV の範囲に見られる微細振動構造は EXELFS と呼ばれ、この励起に対応する炭素原子の周りの環境、つまり原子間距離などの情報が反映されている⁹⁾。この DLC には 284 eV のピークから結合、290 eV のピークにより結合が存在していることを示す。また、290 eV のピークがブロードであることから炭素原子間の原子間距離が一定でないことを示している。これは非晶質構造であるためと考えられる。また、今回 sp^3/sp^2 比を出すために *ピークと *ピークの強度比 $I_{*/}$ を算出した。これについても前述のラマン強度比、XPS 強度比と同じく、アノード電圧特性は増加から飽和傾向、基板電圧特性については減少傾向が見られた。これらのラマン強度比と XPS 強度比、EELS 強度比のアノード電圧特性、基板電圧特性についてまとめると、イオンソースのアノード電圧を上昇させると sp^3/sp^2 比は増加から飽和傾向を示し、基板電圧を上昇させると sp^3/sp^2 比は直線的に減少することが判明した。

図 13 のシングルプローブ法により測定した電子温度と各種強度比の関係より、電子温度とラマン分光、XPS、EELS 強度比には直線的な相関関係がある。

アノード電圧を増加させることにより、プラズマ中の炭素イオンのうち軽いイオンが支配的になり、それがイオン注入されるため sp^3/sp^2 比が増加し、また、基板電圧を増加させるとイオンの吸引力が強くなり、高エネルギーの軽イオンだけでなく重いイオンも成膜してしまうため sp^3/sp^2 比が減少するものと思われる。

4. まとめ

今回は従来の直流バイアスイオンビーム蒸着法と負パルスバイアスイオンビーム蒸着法で作成した DLC 膜の機械的特性、イオンソースのアノード電圧と基板に印加する負パルスバイアスを変化させ、膜の特性について検討した。これによって以下のことが判明した。

- (1) 負パルスバイアスイオンビーム蒸着法によって成膜された DLC は直流バイアス時に比べ、密着力が 2.7 倍、耐久性が約 85 倍と飛躍的に向上した。また低硬度の DLC 膜の生成が可能となり、直流方式と併用することで硬度が幅広く (8~31 Gpa) 制御可能となった。
- (2) アノード電圧を上昇させるとラマン分光、XPS、EELS 強度比、つまり sp^3/sp^2 比が増加し、基板電圧を増加させると sp^3/sp^2 比が減少する。
- (3) 負パルスバイアスイオンビーム蒸着法で作成した DLC 薄膜は非晶質部と単結晶部の 2 層または 2 層以上の積層構造を持つ。
- (4) 膜厚についてはアノード電圧、基板電圧特性共に直線的に増加する特性を示し、成膜速度はアノード電圧 100V の時が最速で 12nm/min であった。

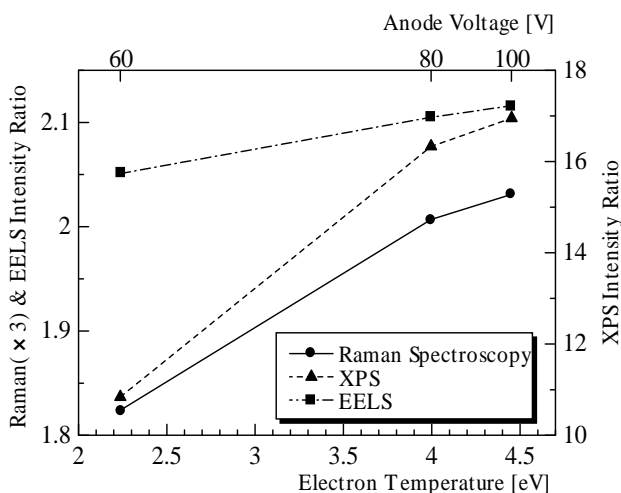


図 13 ラマン分光、XPS、EELS 強度比と電子温度の関係

Fig.13. Relationship between Raman spectrum, XPS and EELS intensity ratio and electron temperature.